



Máster de Tecnologías de Telecomunicación

Trabajo Fin de Máster

Diseño y modelado de rectificadores para RFIDs

Raúl Rodríguez del Rosario

Javier García García, Benito González Pérez

julio de 2013

RESUMEN

En este TFM se considera la tecnología SOI para el desarrollo de RFIDs para UWB. El objetivo de este trabajo es el estudio de la posibilidad de implementar rectificadores SOI para aplicaciones en UWB. Para realizar esto, se ha investigado la posibilidad del diseño de rectificadores con MOSFETs de Doble Puerta (DG-MOSFETs) y evaluar su funcionamiento en un amplio rango de frecuencias. Para este propósito se han usado dos herramientas TCAD. Sentaurus Device (de Synopsys) y ADS (de Agilent). El estudio comienza con simulaciones numéricas en DC de DG-MOSFETs con Sentaurus Device. Una vez el transistor se ha caracterizado, se implementa un rectificador con éste y se simula numéricamente. Los resultados obtenidos aquí ayudarán a validar el modelo del DG-MOSFET, usando el simulador de circuitos eléctricos ADS. Una vez se comprueban las curvas características de salida en DC del transistor, se simula el funcionamiento del rectificador; los resultados se comparan con las evaluaciones numéricas.

Modelo del DG-MOSFET

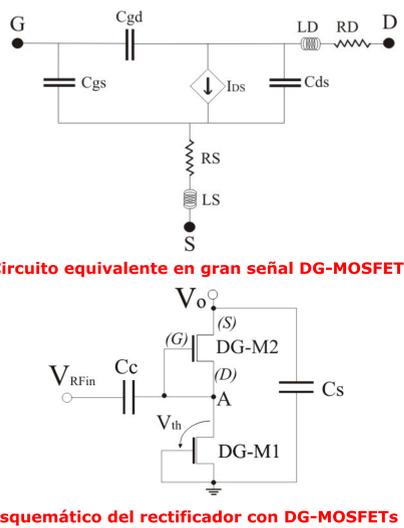
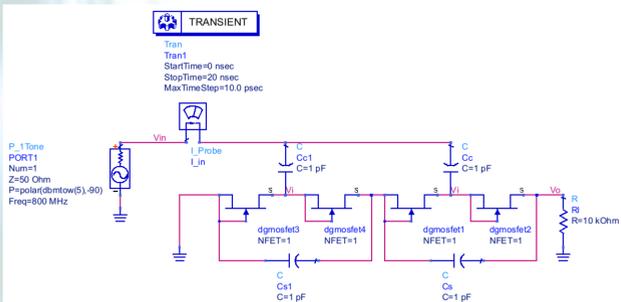
- Se desarrolla un modelo de carga analítico, explícito y continuo para un DG-MOSFET de canal tipo-n y sin dopar
- Este modelo de carga permite obtener las expresiones analíticas para todas las capacitancias
- Se considera un dispositivo tanto de canal largo como corto

$$C_{gs} = \frac{W^2 \mu}{I_{DS}} \left[\left(\frac{Q_i^2}{2C_{ox}} + \beta Q_i + \frac{\beta Q_i^2}{Q_i + 2Q_0} \right) - \frac{Q_{tot}}{WL} \left(2\beta + \frac{Q_i}{2C_{ox}} - \frac{8\beta^2 C_{sv}}{Q_i + 2Q_0} \right) \right] \text{ with } i = d, s$$

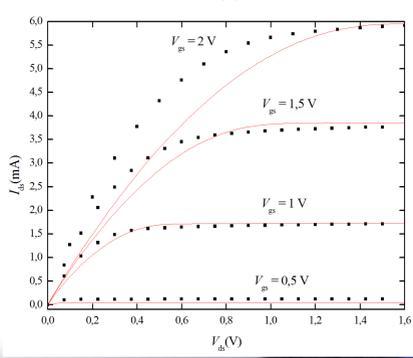
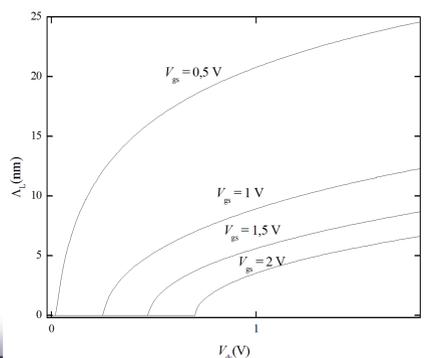
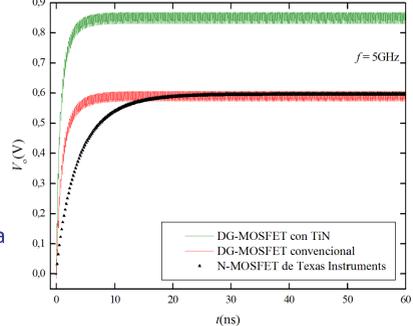
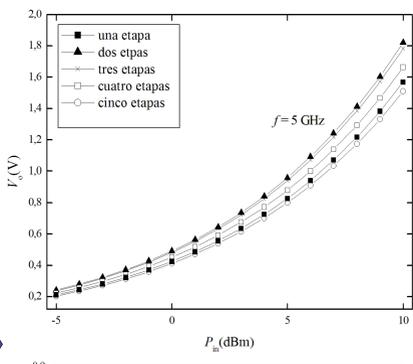
$$C_{ds} = \frac{\left(\frac{dQ_D}{dQ_S} - \frac{2W\mu Q_D}{I_{DS}} \right) \left(2\beta + \frac{Q_s}{2C_{ox}} - \frac{8\beta^2 C_{sv}}{Q_s + 2Q_0} \right)}{\frac{1}{2C_{ox}} + \beta \left(\frac{1}{Q_s} + \frac{1}{Q_s + 2Q_0} \right)}$$

Varias etapas y TiN como metal de puerta

- Se ha realizado simulaciones con varias etapas básicas rectificadoras
- Se ha estudiado la posibilidad de usar TiN como metal de puerta para los DG-MOSFETs



Esquemático del rectificador con DG-MOSFETs



Problemas de Convergencia

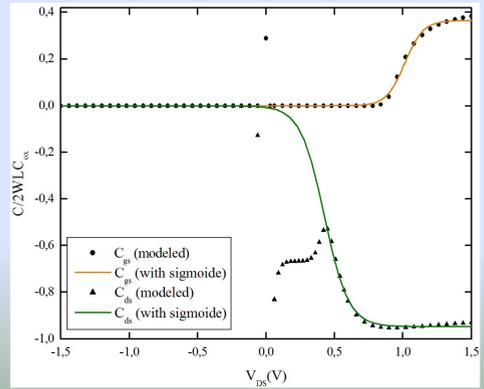
- Las capacitancias modeladas muestran inestabilidad numérica a tensiones nulas.
- Las únicas capacitancias consideradas en el rectificador son C_{gs} y C_{ds}, ya que la puerta y el drenador están cortocircuitados (C_{gd} = 0).

Solución

- Aprovechar que los terminales de puerta (G) y drenador (D) están cortocircuitados
- Realizar una simulación en las condiciones de funcionamiento del rectificador
- Encontrar una función que ajuste adecuadamente las capacitancias modeladas

$$C_{id} = \frac{A_{0i}}{1 + e^{(A_{1i} + A_{2i} V_{DS})}} + A_{3i}, i = g, d$$

A _{0i} (Fcm ²)	A _{1i}	A _{2i} (V ⁻¹)	A _{3i} (Fcm ²)
-1,26 · 10 ⁻¹⁴	-15,26	15,06	1,26 · 10 ⁻¹⁴
A _{0i} (Fcm ²)	A _{1i}	A _{2i} (V ⁻¹)	A _{3i} (Fcm ²)
3,28 · 10 ⁻¹⁴	-4,88	11,44	-3,28 · 10 ⁻¹⁴



CONCLUSIONES

Este trabajo valida la tecnología SOI para diseñar RFIDs en UWB. Mediante el uso de modelos compactos de DG-MOSFETs, implementados en ADS con Verilog-A, se han simulado eléctricamente rectificadores para RFID, validando los resultados a través de simulaciones numéricas. Para las diferentes simulaciones transitorias, se ha observado que para el rango de frecuencias cubierto por la UWB el rectificador con DG-MOSFETs propuesto rectifica eficientemente la energía de RF. Por lo tanto es posible el uso de la tecnología SOI para la implementación de RFIDs.

