



Máster de Tecnologías de Telecomunicación

Trabajo Fin de Máster

Desarrollo de una plataforma virtual de un acelerador hardware FPGA para DPI

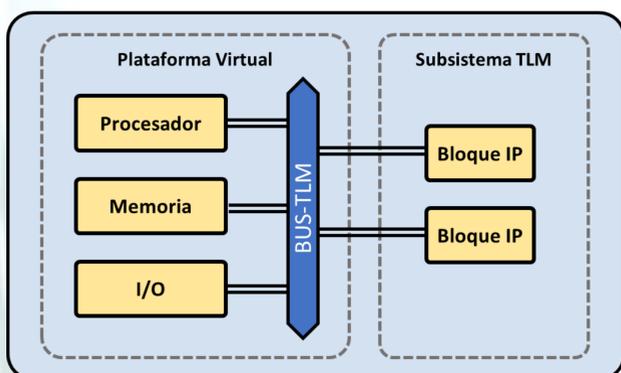
Sonia Raquel León Martín

Pedro Pérez Carballo, Antonio Núñez Ordóñez

Julio de 2018

Resumen:

- En este Trabajo Fin de Máster se ha creado una plataforma virtual basada en el dispositivo *System on Chip* FPGA de la serie Xilinx Zynq-7000 que permite realizar una exploración de la arquitectura, facilitando la integración *hardware/software*.
- Se realiza el modelo arquitectural en TLM-2.0 de un sistema *Deep Packet Inspection*, que captura, filtra y elimina la cabecera de los paquetes Ethernet y TCP/IP con objeto de procesar únicamente su carga útil o *payload*.
- Se hace uso de motores de búsqueda que implementan el algoritmo de Boyer-Moore.

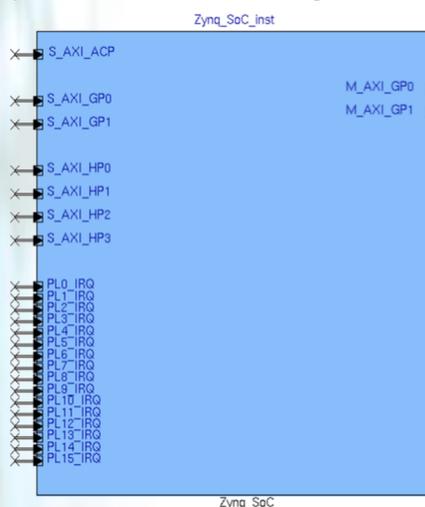
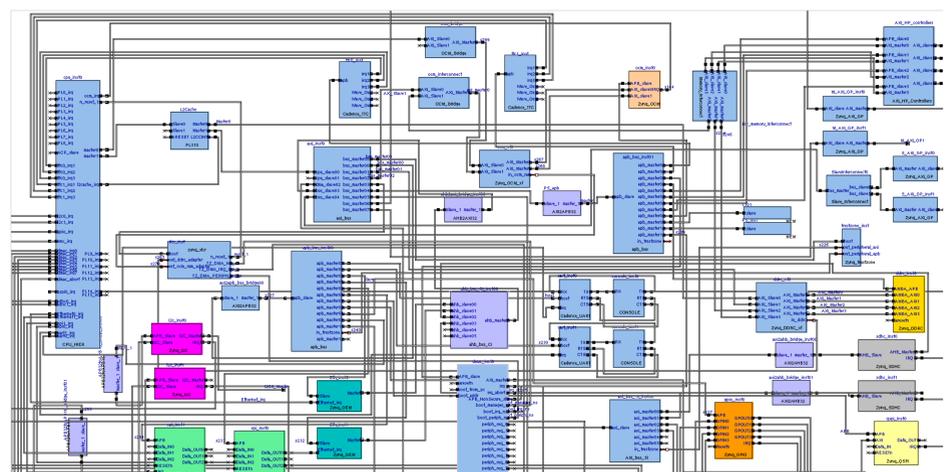


Plataformas Virtuales:

- Una plataforma virtual es un modelo *software* ejecutable de un sistema *hardware* que emula el comportamiento real del dispositivo.
- Su uso se ha extendido en los grupos de diseño con el objetivo de mantener la planificación de los proyectos.
- La estandarización de TLM-2.0 ha supuesto un avance en el uso y creación de las plataformas virtuales, permitiendo la comunicación entre *Instruction Set Simulator* y subsistemas *hardware* a través de interfaces TLM-2.0.

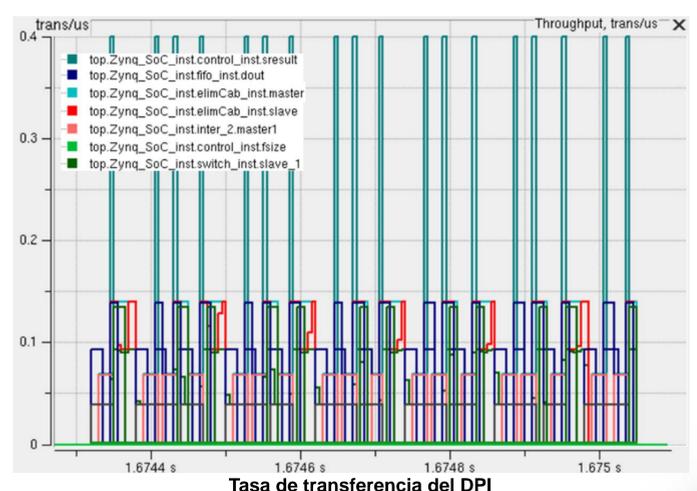
Mentor Vista:

- Aporta un flujo de diseño para el desarrollo, integración, validación y optimización de los diseños complejos de los sistemas embebidos.
- Modos de simulación de TLM-2.0: *loosely timed* (LT) y *approximately-timed* (AT).
- *Virtual Prototype Kits* proporciona prototipos virtuales configurables del dispositivo Xilinx Zynq-7000.
- Facilita el desarrollo del *software* y su posterior depurado con la plataforma *hardware* integrada.



Exploración de la plataforma:

- El visor de análisis de **Vista** ofrece gráficos sobre el consumo de potencia, latencia, *throughput* o ancho de banda de los buses.
- Permite realizar una exploración completa del diseño a través del tiempo de simulación, sabiendo la cantidad de potencia consumida o la cantidad de transacciones realizadas en cada instante de tiempo.



Resumen:

- El uso del modelado a nivel de transacciones (TLM-2.0) permite modelar arquitecturas complejas al separar la funcionalidad del bloque de las interfaces de comunicaciones, facilitando el modelado y refinamiento de la arquitectura.
- La creación de la plataforma virtual ha permitido realizar una aproximación completamente funcional de una arquitectura DPI de manera rápida, permitiendo paralelizar el desarrollo *software* con el *hardware*, reduciendo el tiempo del proyecto.
- La presencia de ayudas gráficas que proporciona la herramienta Mentor Vista, facilita el depurado de las transacciones y la presentación de los datos aporta a la metodología de trabajo la integración necesaria para la exploración de la arquitectura.

